

PAT-NO: JP360066882A

DOCUMENT-IDENTIFIER: JP 60066882 A

TITLE: PIEZOELECTRIC DISPLACEMENT ELEMENT
AND POLARIZING METHOD
THEREOF

PUBN-DATE: April 17, 1985

INVENTOR-INFORMATION:

NAME

OGAWA, TOSHIO

FUJISHIMA, HIROSHI

ANDO, AKIRA

ASSIGNEE-INFORMATION:

NAME

MURATA MFG CO LTD

COUNTRY

N/A

APPL-NO: JP58175869

APPL-DATE: September 22, 1983

INT-CL (IPC): H01L041/08, H03H003/02 , H03H009/205

US-CL-CURRENT: 310/311

ABSTRACT:

PURPOSE: To realize the titled element having a large capacitance and driven at low voltages by unnecessitation of an adhering means by a method wherein a sintered body is produced in the state that piezoelectric ceramic layers are interposed respectively among n-pieces of electrodes successively superposed in the direction of thickness while being opposed to each other.

CONSTITUTION: The titled element 1 is produced as the sintered body 7 by lamination, pressure bonding, and calcination of ceramic green sheets 5a~5h coated with metallic paste, and then by baking of metallic pastes 6a and 6i. The sheets 5a~5h constitute piezoelectric ceramic layers, respectively, and the pastes 6a~6i constitute electrodes. Polarizing electrodes 8 and 9 are formed on the sintered body 7. On polarization by application of a positive potential on the electrode 8 and a negative potential on the electrode 9, the piezoelectric ceramic layers 5a~5h sandwiched by the respective electrodes 6a~6i are polarized in the direction of thickness. When a driving voltage is impressed across the external terminals 10 and 11 of the sintered body 7, the body generates bending oscillation.

COPYRIGHT: (C)1985,JPO&Japio

⑫ 公開特許公報(A)

昭60-66882

⑤ Int. Cl.⁴

識別記号

庁内整理番号

④ 公開 昭和60年(1985)4月17日

H 01 L 41/08

H 03 H 3/02

9/205

C-7131-5F

7190-5J

7190-5J

審査請求 未請求 発明の数 3 (全26頁)

⑬ 発明の名称 圧電変位素子およびその分極方法

⑭ 特 願 昭58-175869

⑮ 出 願 昭58(1983)9月22日

⑯ 発 明 者 小 川 敏 夫 長岡京市天神2丁目26番10号 株式会社村田製作所内

⑰ 発 明 者 藤 島 啓 長岡京市天神2丁目26番10号 株式会社村田製作所内

⑱ 発 明 者 安 藤 陽 長岡京市天神2丁目26番10号 株式会社村田製作所内

⑲ 出 願 人 株式会社村田製作所 長岡京市天神2丁目26番10号

⑳ 代 理 人 弁理士 深見 久郎 外2名

明 細 書

1. 発明の名称

圧電変位素子およびその分極方法

2. 特許請求の範囲

(1) 各層の両面に互いに対向する電極が位置する、第1、第2および第3の圧電セラミック層が、順次厚み方向に重なり合った状態で、焼成されて得られた焼結体と、

前記焼結体の外表面上に設けられる第1および第2の外部端子とを備え、

前記第1の圧電セラミック層と前記第2の圧電セラミック層とは、互いに逆向きに厚み方向に分極されており、

前記第2の圧電セラミック層と前記第3の圧電セラミック層とは、同じ方向に厚み方向に分極されており、

前記電極は、交互に前記第1または第2の外部端子に接続されている、圧電変位素子。

(2) 各々2以上の層からなり、かつ各層の両面には互いに対向する電極が位置する、第1お

よび第2グループの圧電セラミック層が、厚み方向に重なり合った状態で、焼成されて得られた焼結体と、

前記焼結体の外表面上に設けられる第1および第2の外部端子とを備え、

前記第1および第2グループの各々について、前記電極を介して互いに隣り合う各圧電セラミック層は、互いに逆向きに厚み方向に分極されており、

前記各グループに含まれる電極は、それぞれ交互に、前記第1または第2の外部端子に接続されている、圧電変位素子。

(3) 互いに対向しながら順次厚み方向に重ね合わされた $2n$ 個($n \geq 3$)の電極間にそれぞれ圧電セラミック層が介在した状態で焼成されて得られた焼結体をもって構成された圧電素子分極する方法であって、

前記電極のうち、第 $(x-1-2y)$ 番目の電極には第1の電位が与えられ、第 $(x \pm 2y)$ 番目の電極には第2の電位が与えられ、第 $(x+1$

129)番目の電極には第3の電位が与えられて、各電極間に介在する前記圧電セラミック層が分極されることを特徴とする、圧電素子の分極方法。

但し、第1の電位>第2の電位>第3の電位。

xは、上記分極方法により分極処理された結果、分極方向が隔る隣り合う2個の圧電セラミック層の間に位置する電極の順番を表わす定数であり、 $2 \leq x \leq n$ の整数、

y=0, 1, 2, 3, ..., および

各電極の順番を表わす数字が正もしくは負のときまたはnを越えるときは、その電極は存在しないことを示す。

3. 発明の詳細な説明

発明の分野

この発明は、圧電変位素子およびその分極方法に関するもので、特に、複数個の圧電セラミック層が厚み方向に重なり合った状態で焼成されて得られた焼結体をもって構成した新規な圧電変位素子およびその有効な分極方法に関するものである。

先行技術の説明

時変化を生じさせたりすることがある。また、容量および交流におけるインピーダンスは、圧電セラミック板の形状、特に厚みによって決定され、セラミックの材料定数に大きく依存することになる。したがって、これら容量およびインピーダンスのコントロール、特に、大きな容量かつ低いインピーダンスを得ようとする場合、前述の圧電セラミック板を薄くすることに対する限界と相まって、必ずと限界に遭遇する。

発明の概要

それゆえに、この発明の目的は、前述した接着という手段を用いずに構成できる圧電変位素子を提供することである。

この発明の他の目的は、大きな容量を容易に得ることができ、したがって低いインピーダンスとすることができ、そのために、低電圧での駆動が可能な圧電変位素子を提供することである。

この発明のさらに他の目的は、厚み寸法の小さな圧電変位素子を提供することである。

なお、この発明のこれらの目的は、互いに関連

従来のこの種の圧電変位素子は、バイモルフ構造をとる。バイモルフ構造の圧電変位素子は、厚み方向の伸び縮みに応じて長さ方向に伸び縮みする分極処理済の圧電セラミック板を2枚貼り合わせて構成したものであり、一方が伸びるときに他方が縮み、全体として屈曲振動を起こすものである。このようなバイモルフ構造の圧電変位素子は、その電気端子の取出方法により、並列型と直列型とがあるが、いずれも、開路済の圧電セラミック板を2枚接着剤で貼り合わせて構成している。なお、接着面に金属箔を挿入する場合もある。しかしながら、このような従来のバイモルフ構造の圧電変位素子には、次のような問題点がある。

開路済の圧電セラミック板を使用するので、加工時の強度も考慮に入れると、全体としての素子の厚みは、400 μ m(1枚のセラミック板の厚みでは200 μ m)程度の薄さが限界である。また、接着剤や、場合によっては金属箔が、貼り合わせ部分に存在するので、これらが振動モードに影響を与えたり、歪みを生じさせたり、特性の経

しており、終局的には、低電圧でありながら大きな変位量の圧電変位素子を提供することができる。

この発明の圧電変位素子は、各層の両面に互いに対向する電極が位置する、第1、第2および第3の圧電セラミック層が、順次厚み方向に重なり合った状態で、焼成されて得られた焼結体を備える。そして、この焼結体の外表面主には、第1および第2の外部端子が設けられる。ここで、各圧電セラミック層は、次のように分極処理されている。すなわち、第1の圧電セラミック層と第2の圧電セラミック層とは、互いに逆向きに厚み方向に分極されており、第2の圧電セラミック層と第3の圧電セラミック層とは、同じ方向に厚み方向に分極されている。そして、電極は、電力に前記第1または第2の外部端子に接続されている。

この発明の好ましい実施例では、積層される圧電セラミック層の数がさらに増加され、したがって電極の数も増加される。この場合には、複数個の圧電セラミック層が、第1および第2グループに分けられ、それぞれのグループにおける伸縮の

平衡が与えられる。すなわち、この好ましい実施例では、第1および第2グループの各々について、電極を介して互いに隣り合う各圧電セラミック層は、互いに逆向きに厚み方向に分極される。そして、各グループに含まれる電極は、それぞれ交互に、第1または第2の外部端子に接続される。

この発明の圧電変位素子によれば、第1および第2の外部端子に適当な駆動電圧を印加することにより、焼結体を厚み方向に分割したときの一方向が伸びるときには、他方向が縮み、実質的にバイモルフ構造の圧電変位素子と同様に、全体として屈曲振動を起こす。そして、この圧電変位素子は、複層型の圧電セラミック層が焼成されて得られた一体的な焼結体をもって構成されるので、接着剤を介することなしに、圧電セラミック層相互が焼結されることになる。そのため、接着剤等による影響がなくなるとともに、機械的強度が向上することになり、特性の暫時変化が生じない。また、各圧電セラミック層の厚みを、10 μ m程度にまで薄くできる。そのため、小さな容量が得られ、インピーダンスも低くすることができ、低電圧駆動が可能となる。また、全体としての圧電変位素子自身の厚みを薄くすることができるので、一定の駆動電圧に対する変位量を大きくとることができる。また、圧電変位素子自身の容量は、積層される圧電セラミック層の積層枚数や、その厚み（電極間の距離）を変えることにより、容易にコントロールすることができる。

なお、後述する実施例の説明から明らかになるように、複数個の圧電セラミック層が積層された状態で焼成されて得られた焼結体を用いて構成した圧電変位素子では、通常の圧電処理を行なう限り、伸縮に寄与しない、またはほとんど寄与しない圧電セラミック層を残したり、さもないれば、圧電処理時において絶縁破壊を生じたりするといった問題に遭遇することがある。

それゆえに、この発明のさらに他の目的は、上述したようないわゆる積層型の圧電変位素子において、絶縁破壊の問題を生じることなく、リベットの圧電セラミック層を伸縮に寄与できるように有

れた結果、分極方向が揃う隣り合う2個の圧電セラミック層の間に位置する電極の順番を表わす定数であって $2 \leq x < n$ の整数であり、 y については $y = 0, 1, 2, 3, \dots$ である。そして、各電極の順番を表わす数字が0もしくは負のときまたは n を越えるときは、その電極は存在しないことを示す。

この発明の分極方法によれば、3種類の電位を分極処理において用いることから、後で述べる実施例の説明からも明らかになるように、或る電極を介して両側に位置する各圧電セラミック層に対して、同じ方向に圧電処理を行なうことが容易となる。そして、このような特定の2個の圧電セラミック層のさらに両側に他の圧電セラミック層および電極の積層体が存在している場合には、これらの他の圧電セラミック層に対しては、電極を介して互いに隣り合う各圧電セラミック層が互いに逆向きに厚み方向に分極されることになる。したがって、後述する実施例の説明から明らかになるように、この発明の分極方法の実施により得られ

た結果、分極方向が揃う隣り合う2個の圧電セラミック層の間に位置する電極の順番を表わす定数であって $2 \leq x < n$ の整数であり、 y については $y = 0, 1, 2, 3, \dots$ である。そして、各電極の順番を表わす数字が0もしくは負のときまたは n を越えるときは、その電極は存在しないことを示す。

この発明の分極方法が適用される圧電変位素子は、次のような構成をもつ。すなわち、互いに向向しながら順次厚み方向に重ね合わされた n 個、($n \geq 3$) の電極間にそれぞれ圧電セラミック層が介在した状態で焼成されて得られた焼結体をもって構成された圧電変位素子である。

このような圧電変位素子において、前記電極のうち、第 $(x + 1 + 2y)$ 番目の電極には第1の電位が与えられ、第 $(x + 2y)$ 番目の電極には第2の電位が与えられ、第 $(x + 1 + 2y)$ 番目の電極には第3の電位が与えられて、それによって、各電極間に介在する圧電セラミック層が分極されることを特徴とするものである。すなわち、3種類の電位を用いることが最大の特徴となっている。

なお、上述した構成には、以下の条件が付加される。

第1の電位 > 第2の電位 > 第3の電位という関係にあり、 x は、上記分極方法により分極処理さ

た圧電変位素子に含まれるすべての圧電セラミック層を、伸縮に与与せしめることができるようになる。

また、この発明の分極方法を実施する際に設けられた分極用電極は、そのまま、駆動電圧を印加するための外部端子として用いることができる。したがって、分極用電極を取り去る工程が不要となる。

実施例の説明

以下、この発明の種々の実施例を、図面を参照しながら説明する。

第1図は、この発明の一実施例の圧電変位素子1の外観の概略を示す斜視図である。圧電変位素子1が、実際に使用される場合、たとえば固定部2に一方端が片持ちされた状態とされる。したがって、圧電変位素子1の他方端は、自由端とされる。この圧電変位素子1の外表面上には、1対の外部端子3が設けられる。各外部端子3には、圧電変位素子1の変位を防がないようにするため、好ましくは、固定部2側に偏った位置で、それぞれ

れリード線4が接続される。リード線4を介して、1対の外部端子3間に、適当な駆動電圧が印加されたとき、圧電変位素子1は曲向振動を起こし、その自由端は図において上下方向に変位する。

第1図に示す圧電変位素子1を得るための工程を、第2図ないし第8図を参照して説明する。なお、第2図ないし第5図および第7図、ならびに後で説明するその他の類似の図面では、構成の特徴をより明確に表現するため、寸法の比率が、第1図に示した圧電変位素子1から決定される寸法とは異なっていることを指摘しておく。

第2図ないし第8図を参照して説明するこの発明の圧電変位素子の第1の実施例は、圧電セラミック層の積層数が偶数の場合であり、より特定的には、8層の場合である。なお、この明細書において用いる「積層数」とは、電極の間に介在する圧電セラミック層の数を指すもので、したがって、電極の数は、この「積層数」より1だけ多いものとなる。ここで説明する実施例では、積層数が8であり、電極の数は9であるということになる。

まず、第2図に示すように、圧電セラミック層を構成する8個のセラミックグリーンシート5a～5hが用意される。ここで、セラミックグリーンシート5a～5hを構成する材料としては、たとえば、チタン酸ジルコン酸鉛系、チタン酸鉛系、ニタン酸バリウム系などの単成分系や多成分系、あるいはこれらの添加物系が用いられ得る。セラミックグリーンシート5a～5hの各一方向上には、それぞれ、電極となる金属ペースト6a～6hが所定の領域に印刷塗布される。なお、セラミックグリーンシート5hについては、他方面に金属ペースト6iが所定の領域に印刷塗布される。第2図では、金属ペースト6iの形成パターンをセラミックグリーンシート5hとの関係で容易に理解できるようにするため、セラミックグリーンシート5hの輪郭を鎖線で示しながら、このセラミックグリーンシート5hの上記一方向側から見た金属ペースト6iの形状が示されている。この図法は、後で説明する他の類似の図面においても採用されている。金属ペースト6a～6iとして

は、たとえば、パラジウム、銀-パラジウム合金、あるいはその他の高融点金属や合金が用いられ得る。しかしながら、金属ペースト6a、6iについては、パラジウム、銀-パラジウムなどの金属や合金を用いると、空気中で焼付けした場合、酸化されやすく、抵抗が上昇するという現象が見られる。したがって、焼結体を得た後に、たとえば銀ペーストを用いて焼付けを行なうことがよい。各金属ペースト6a～6iの形成パターンの特徴としては、次のようにとらえることができる。

(1) 上から第1番目および第3番目の金属ペースト6a、6cは、各対応のセラミックグリーンシート5a、5cの上辺および右辺にまで延びるように形成されている。

(2) 第2番目および第4番目の金属ペースト6b、6dは、各対応のセラミックグリーンシート5b、5dの下辺および左辺にまで延びるように形成されている。

(3) 第5番目の金属ペースト6eは、対応のセラミックグリーンシート5eの右辺にまで延

びるように形成されている。

(4) 第5番目および第8番目の金属ペースト6f、6hは、各対応のセラミックグリーンシート5f、5hの上辺および左辺にまで延びるように形成されている。

(5) 第7番目および第9番目の金属ペースト6g、6iは、セラミックグリーンシート5g、5iの下辺および右辺にまで延びるように形成されている。

なお、各セラミックグリーンシート5a～5hについては、所定の厚みのものであるために、セラミックグリーンシートを複数枚積み重ねたものをそれぞれ用いてもよい。

以上述べた各金属ペースト6a～6iの形成パターンの特徴から明らかなように、表面的には、5種類の形成パターンが存在する。しかしながら、たとえば、第1番目の金属ペースト6aと第2番目の金属ペースト6bの各形成パターンは、同一平面内において、互いに180度回転させることにより、互いに他のものを得ることができる。ま

た、第1番目の金属ペースト6aと第6番目の金属ペースト6fの各形成パターンは、互いに左右方向に取返すことによって、互いに他のものを得ることができる。これらのことから、第1番目ないし第4番目および第6番目ないし第9番目の各金属ペースト6a～6d、6f～6iは、実質的に同一の形成パターンであると考え、同じ印刷工程を経て得られたものを積層の段階で適宜に方向を決めてやるだけでよいとすることができる。

第2図に示されたそれぞれ金属ペーストが塗布された8個のセラミックグリーンシート5a～5hは、図に示した上下の順序で、積層される。そして、圧着され、焼成され、さらに必要に応じて焼成後に金属ペースト6a、6iを焼付けたとき、第3図に斜視図で示すような焼結体7が得られる。この状態において、前述したセラミックグリーンシート5a～5hは、それぞれ圧電セラミック層を構成し、金属ペースト6a～6iは電極を構成することになる。したがって、第2図に示した金属ペースト6a～6iの形成パターンは、そのま

ま、電極の形成パターンに対応することになるのと、以下の説明においては、焼結前の状態での各要素と焼結後の状態での各要素との対応関係が明らかになるように、或る特定のセラミックグリーンシートおよび金属ペーストをもって構成された圧電セラミック層および電極については、その根拠となったセラミックグリーンシートや金属ペーストで用いられた参照符号をそのまま用いることにする。たとえば、第3図では、焼結体7に形成された電極が、参照符号6a～6iをもって示されている。

第4図には、焼結体7が略図的に示されていて、その4つの外側面には、それぞれ、A1、A2、B1、B2の表示が付されている。これらの表示は、以下の説明において、外部端子等が形成されるべき面を特定するために用いられる。

焼結体7は、その状態で、分極処理される。この分極処理のために、第4図に示す外側面A1、A2上に、第5図に示すように、分極用電極8、9が形成される。分極用電極8、9としては、セ

ラミックの焼成のような高温にさらされないので、銀の焼付電極を用いることができる。分極用電極8、9が形成されたとき、一方の分極用電極8には、第2図の各圧電セラミック層5a～5hの右辺にまで延びて形成された電極、すなわち電極6a、6c、6e、6g、6iが接続され、他方の分極用電極9には、電極6b、6d、6f、6hが接続される。この接続状態が、第6図に示されている。

第6図に示すように、一方の分極用電極8にプラス電位を与え、他方の分極用電極9にマイナス電位を与えて、分極処理すれば、各電極6a～6i間に挟まれた圧電セラミック層5a～5hは、矢印で示すような方向に厚み方向に分極される。

このように分極された後は、分極用電極8、9は不要となり、適宜の手段によって削り取られる。そして、焼結体7には、第4図に示す外側面B1、B2に対応する位置に、第7図に示すように、外部端子10、11がそれぞれ形成される。この外部端子10、11には、電極が起るべき温度、

たとえば最高200度までの温度範囲で熱硬化する、いわゆる熱硬化型の導電ペーストが用いられる。一方の外部端子10は、第2図の圧電セラミック層5a～5hに形成された電極6a～6fのうち、下辺にまで延びる電極、すなわち電極6b、6d、6fと電気的に接続される。他方の外部端子11は、上辺にまで延びて形成された電極、すなわち電極5a、6c、6e、6fと電気的に接続される。このような外部端子10、11の形成によって、第3図に示すような電気的接続状態が得られる。

第3図において、外部端子10、11間に駆動電圧が印加されると、焼結体7は、全体として屈曲振動を起こす。より詳細に説明すると、たとえば、外部端子10にマイナス電位が与えられ、外部端子11にプラス電位が与えられたとすれば、圧電セラミック層5a、5b、5cにおいては、その厚み方向に伸びが生じ、圧電セラミック層5f、5g、5hにおいては、その厚み方向に縮みが生じる。なお、第8図等において、丸で囲んだ

双方向の矢印の向きが外方に向いているときは伸びを示し、内方に向いているときは縮みを示す。したがって、厚み方向に伸びを示す圧電セラミック層は、第8図の上側に位置する圧電セラミック層5a、5b、5cからなるグループであり、厚み方向に縮みを示す圧電セラミック層は、下側に位置する圧電セラミック層5f、5g、5hからなるグループである。厚み方向に伸びを生じると、各セラミック層の長さ方向に延びる方向に対しては縮みを生じることになり、逆に、厚み方向に縮みを生じると、圧電セラミック層の長さ方向に延びる方向に伸びを生じることになる。したがって、第8図に示すような電位が外部端子10、11に与えられたとき、第7図に示した焼結体7としては、その長さ方向の中央部が下方に突出するような湾曲を生じることになる。先に図示しないが、外部端子10、11に与えられる電位が逆になれば、上述した伸びおよび縮みの関係は逆になり、焼結体7は逆方向に湾曲することになる。

なお、第8図から明らかなように、中央に位置

する、すなわち第5番目の電極6eには、プラス電位もマイナス電位も与えられず、浮いた状態とされている。したがって、この電極6eの両側に位置する圧電セラミック層5d、5eは、伸びも縮みもしないよう図示されている。しかしながら、実際には、第9図に示すように、圧電セラミック層5dにおいては厚み方向に伸びが生じ、上側のグループを構成する圧電セラミック層5a～5cと同様の挙動を示し、他方、圧電セラミック層5eは厚み方向に縮みを示し、下側のグループを構成する圧電セラミック層5f～5hと同様の挙動を示すことになる。なぜなら、電極6eを無視すれば、電極6d、6f間には、第9図に示すような電位差が生じているためである。ただ、各圧電セラミック層5d、5eに加わる電圧は、他の圧電セラミック層に比べて実質的に半分になるので、伸びおよび縮みの程度は、その分、より小さくなるということも否めない。

第10図は、第2図に示した電極パターンに代えて用いられる電極パターンを示している。第1

0図において、第2図に示す部分に相当の部分は、同様の参照符号をもって示されている。

第10図に示した電極パターンを用いて焼結体を構成した場合であっても、第5図に示すような分極用電極8、9の形成状態および第7図に示した外部端子10、11の形成状態を適用することができ、それぞれの場合において、第6図および第8図に示すような電気的接続状態が達成される。

第11図には、電極パターンのさらに他の図が示されている。すなわち、各圧電セラミック層5a～5d、5f～5hの上辺または下辺までの電極の延び方に注目すれば、このように上辺または下辺にまで延びる部分は、左右に互いに振り分けられている。第10図では、相当の部分は、すべて右側に片寄っている。

第11図に示す電極パターンを用いて焼結体を構成すれば、第5図に示すような分極用電極8、9の形成状態を適用することができるが、外部端子については、第12図のように形成されることになる。すなわち、焼結体7の第4図に示す外側

面B1、B2のほぼ全面にわたって外部端子10、11がそれぞれ形成される。外部端子10は、外側面B1の左側に露出する電極6b、6dと右側に露出する電極6h、6iとを互いに電気的に接続する役目も果たす。同様に、外部端子11は、外側面B2側に露出する電極6a、6cと電極6f、6gとを互いに電気的に接続する役目も果たす。このように、外部端子10、11が焼結体7の外表面上に設けられたとき、第8図に示すような電気的接続状態が達成される。

第13図は、第11図および第12図を参照して説明した実施例における外部端子の形成状態の他の例を示している。この実施例では、焼結体7の外側面B1およびB2(第4図)のそれぞれに左右に分断して各2個の外部端子10a、10bおよび11a、11bが形成される。外部端子10aは、電極6b、6dと電気的接続される。外部端子10bは、電極6h、6iと電気的接続される。外部端子11aは、電極6a、6cと電気的接続される。外部端子11bは、電極6f、6

gと電気的接続される。そして、各外部端子10a、10bと各外部端子11a、11bとは、それぞれ、外部において、リード線12、13で接続される。この実施例による圧電変位素子は、その両端部において、それぞれ固定部2a、2bによって両持ちされて使用されるのが好ましい。すなわち、圧電変位素子が片持ちによって使用されるか、両持ちによって使用されるかに応じて、外部端子の形成状態を適宜変更すればよいことが、第13図の実施例から明らかである。

第14図は、さらに他の電極の形成パターンを示している。第14図において、たとえば第2図との対応を明らかにするため、相当の部分には同様の参照符号が付されている。この第14図に示した形成パターンによる電極をもって焼結体を構成したとき、外部端子の形成状態に対しては、いくつかの変形例が考えられる。まず第1に、第7図に示すような外部端子10、11のような形成状態が適用される。また、第13図に示すような外部端子10a、10b、11a、11bのよう

な形成状態が適用される。このとき、第13図に示すリード線12、13は不要である。さらに、第13図に示す外部端子のうち、外部端子10a、11bのみを形成することも可能である。

以上述べた各実施例では、焼結体7に対して分極処理を行なう場合には、外側面A1、A2に分極用電極を形成し、駆動電圧を印加する場合には、外側面B1、B2に外部端子を形成するものであった。これに対して、次に述べる実施例は、分極処理を行なう場合には、外側面B1、B2に分極用電極を形成し、駆動電圧を印加する場合には、外側面A1および/またはA2に外部端子を形成するものである。なお、分極処理時における電気的接続および駆動電圧印加時における電気的接続は、それぞれ、第6図および第8図に示すとおりである。

第15図は、上述の場合の電極の形成パターンの一例を示すものである。ここで、電極の形成パターンの特徴は、次のとおりである。

(1) 上から第1番目および第3番目の電極

6a、6cは、各対応の圧電セラミック層5a、5cの上辺および右辺の上側にまで延びて形成されている。

(2) 第2番目および第4番目の電極6b、6dは、各対応の圧電セラミック層5b、5dの下辺および右辺の下側にまで延びて形成されている。

(3) 第5番目の電極6eは、対応の圧電セラミック層5dの上辺にまで延びて形成されている。

(4) 第6番目および第8番目の電極6f、6hは、各対応の圧電セラミック層5f、5hの下辺および右辺の上側にまで延びて形成されている。

(5) 第7番目および第9番目の電極6g、6iは、圧電セラミック層5g、5iの上辺および右辺の下側にまで延びて形成されている。なお、電極6iについては、圧電セラミック層5hの奥面に形成されていることを付記しておく。

第15図に示す電極6a～6iをもって構成さ

れた焼結体7には、第16図に示すように、外側面B1、B2(第4図)上に、それぞれ、分極用電極8、9が形成される。このような分極用電極8、9が形成されたとき、第6図に示すような電気的接続状態が達成される。この状態で、分極処理を行なった後、分極用電極8、9は削り取られ、次に、第17図に示すように、外側面A1に、2つの外部端子10、11が横に並んで形成される。外部端子10、11と、各電極6a～6iとの電気的接続状態は、第8図に示すとおりである。

第18図は、第15図と同様の趣旨の電極の形成パターンの他の例を示している。この例では、電極6a～6d、6f～6iが、それぞれ対応の圧電セラミック層5a～5d、5f～5iの右辺および左辺にまで延びて形成されていることが特徴となる。第18図に示す電極6a～6iの形成パターンをもって構成した焼結体7には、第19図に示すような外部端子10a、10b、11a、11bの形成状態が可能となる。このような外部端子の形成状態は、或る意味では、前述の第13

図に示す外部端子の形成状態と類似している。したがって、第19図に示すような外部端子の形成状態を適用すれば、圧電変位素子を両持ちで使用する場合に適しているとも言えるが、この例では、外部端子10aと外部端子10b、ならびに外部端子11aと外部端子11bとは、それぞれ対応の電極によって接続された状態であり、そのため同電位にあるので、第13図に示すようなリード線12、13は必要でない。そのため、第19図に示す焼結体7をもって形成した圧電変位素子を片持ちで使用する場合には、外部端子10b、11aまたは外部端子10b、11bのいずれか一方の組を用いるだけでよく、このような圧電変位素子を取付ける際の方向性に対する自由度が増す。

第20図は、第15図に示した電極の形成パターンと同様の外部端子形成状態を可能にした例を示している。第21図は、第18図に示した電極の形成パターンと同様の外部端子の形成状態を可能にする例を示している。なお、第20図および第21図において、第15図および第18図で用

いた参照符号が相当の部分に付されている。

第22図ないし第24図は、できるだけ圧電セラミック層に対する電極の面積を大きくして、圧電セラミック層をできるだけ効率良く伸縮に寄与させようとした例を示している。なお、第22図ないし第24図において、第2図、第5図および第7図で用いた参照符号が相当の部分に付されている。

第22図ないし第24図の例において、電極6b～6hの介在による、焼結後における各圧電セラミック層5a～5i相互の接合性の低下という問題は、種々の手段によって容易に解決されることが出来る。たとえば、電極6b～6hを覆うための金属ペーストにセラミック粉末を混入しておけば、各圧電セラミック層5a～5iは、焼成されたとき、このセラミック粉末によって容易に強固に接合されることになる。他方、第22図の電極6hにおいて図示したように、電極の形成領域の一部に穴28を設け、その部分において圧電セラミック層を露出させるようにしてもよい。そう

すれば、この穴28を介して、上下の圧電セラミック層が互いに直接接触することになり、焼結後における接合力が増す。なお、穴28は、屈曲振動を妨げないためには、第22図に示すように、各圧電セラミック層の長手方向に対して直交する方向に延びる細い長穴であることが好ましい。

第22図に示す電極6a～6iをもって構成した焼結体7には、第4図の外側面A11に、第23図に示すように、2つの分極用電極8、9が形成される。このとき、第6図に示すような電気的接続状態が達成される。この状態で分極処理を行なった後、分極用電極8、9は取除かれ、次に、第24図に示すように、外側面A2(第4図)上に、2つの外部端子10、11が形成される。外部端子10、11と各電極6a～6iとの電気的接続状態は、第8図に示すとおりである。

第25図ないし第27図に示す例も、上述の例と同様、できるだけ圧電セラミック層に対する電極の面積を大きくして、圧電セラミック層をできるだけ効率良く伸縮に寄与させようとするもので

ある。なお、第25図ないし第27図において、第2図、第5図および第7図で用いた参照符号が相当の部分に付されている。

第25図に示す電極6a～6iをもって構成した焼結体7には、第4図の外側面B1、B2上に、第26図に示すように、それぞれ分極用電極8、9が外側面A1側に片育って形成される。このとき、第6図に示すような電氣的接続状態が達成される。この状態で分極処理を行なった後、分極用電極8、9は取除かれ、次に、第27図に示すように、外側面A1上に2つの外部端子10、11が横に並んで形成される。外部端子10、11と各電極6a～6iとの電氣的接続状態は、第8図に示すとおりである。

以上述べた各実施例は、第6図に示すような電氣的接続状態と分極処理が行なわれ、第8図に示すような電氣的接続状態と駆動電圧が印加されるものであった。これを逆にして、第8図に示す電氣的接続状態と分極処理を行ない、第6図に示す電氣的接続状態と駆動電圧を印加するようにして

もよい。これについて、第28図および第29図を参照して説明する。

第28図を、第8図と対比すれば明らかなように、第8図の外側端子10、11が接続された箇所に、第28図では、分極用電極8、9が接続されている。すなわち、前述した実施例で図示された外部端子10、11を用いて分極を行なおうとするものである。たとえば、第28図に示すように、分極用電極8にマイナス電位を与え、分極用電極9にプラス電位を与えたとすれば、各圧電セラミック層5a～5fは、それぞれ矢印で示す方向に分極される。ここで、電極6eは、どの電位にも接続されないが、その両側にある圧電セラミック層5d、5eは、これらを挟む電極6d、6f間に発生する電位差をもって分極されることになる。

第29図を参照して、前述の第6図に示した分極用電極8、9が接続される箇所に、それぞれ、外部端子10、11が接続される。第29図に示すように、外部端子10にたとえばマイナス電位

が与えられ、外部端子11にたとえばプラス電位が与えられている状態を仮定すれば、丸で囲んだ双方向の矢印の表示から明らかなように、圧電セラミック層5a～5fは厚み方向に縮みを示し、圧電セラミック層5e～5fは厚み方向に伸びを示す。

第28図に示す分極処理状態において、丸で囲んだ逆電位とされる電極6d、6f間には、2個の圧電セラミック層5d、5eが存在しており、各圧電セラミック層5a～5fの厚みが均一であるとすれば、この部分は、他の部分に比べて2倍の厚みを有していることになる。そのため、これら圧電セラミック層5d、5eを分極するためには、他の部分に対して2倍の電圧が必要であると言える。したがって、このような2倍の電圧を分極用電極8、9間に印加して分極を行なえばよいということになる。しかしながら、この場合、圧電セラミック層5d、5e以外の部分においては、1個の圧電セラミック層の厚みに対して、そのような2倍の電圧が印加されることになる。そのため、

圧電セラミック層の絶縁破壊が生じるという問題点に遭遇することもある。この問題を解決するのが、第30図に示した例である。

第30図を参照して、電極6eの両側にある、すなわち、電極6d、6f間に挟まれた圧電セラミック層5d、5eの厚みは、他の圧電セラミック層に比べて、ほぼ半分とされている。このようにすることによって、他の圧電セラミック層と同様の条件で、これら2個の圧電セラミック層5d、5eの分極処理を容易に行なうことができるようになる。

次に、圧電セラミック層の積層数が奇数の場合について説明する。以下の説明においては、積層数が9の場合を例にとりて説明を行なう。

第31図は、電極の形成パターンの一例を示している。ここに示す電極パターンは、前述した第11図に示す電極パターンと、第11図の電極6eが用いられない点を除いて、同様である。したがって、これらの電極の形成パターンは、或るものを同一平面内で180度回転させたり、裏返し

たりすることによって、すべてのものを得ることができ、電極を形成するための印刷パターンとしては、同じものを用いることができる。第31図に示す電極の形成パターンの特徴は次のとおりである。

(1) 1から第1番目、第3番目および第5番目の電極15a、15c、15eは、各対応の圧電セラミック層14a、14c、14eの上辺の右側および右辺にまで延びて形成されている。

(2) 第2番目および第4番目の電極15b、15dは、各対応の圧電セラミック層14b、14dの下辺の左側および左辺にまで延びて形成されている。

(3) 第7番目および第9番目の電極15g、15iは、各対応の圧電セラミック層14g、14iの下辺の右側および右辺にまで延びて形成されている。

(4) 第6番目、第8番目および第10番目の電極15f、15h、15jは、圧電セラミック層14f、14h、14iの上辺の左側および

左辺にまで延びて形成されている。なお、電極15jについては、圧電セラミック層14iの裏面に形成されていることを付記しておく。

第31図に示した電極15a~15jをもって構成した焼結体16には、第32図に示すように、分極用電極17、18が形成される。このように、分極用電極17、18が形成されたとき、第33図に示りような電気的接続状態が達成される。

第32図および第33図を参照して、分極用電極17は、各圧電セラミック層の右辺にまで延びて形成された電極、すなわち、電極15a、15c、15e、15g、15iと電気的に接続される。他方、分極用電極18は、各圧電セラミック層の左辺にまで延びて形成された電極、すなわち、電極15b、15d、15f、15h、15jに電気的に接続される。そして、たとえば、第33図に示すように、分極用電極17にマイナス電位が与えられ、分極用電極18にプラス電位が与えられて、分極処理が行なわれると、各圧電セラミ

ック層14a~14iは、それぞれ、矢印で示り方向に分極される。

分極用電極17、18は削り取られ、次に、第34図に示すように、焼結体16の外側面19、20(第4図)上には、それぞれ、外部端子19、20が形成される。このように外部端子19、20が形成されたとき、第35図に示りような電気的接続状態が達成される。

すなわち、外部端子19は、第31図において各圧電セラミック層の下辺にまで延びて形成された電極、すなわち、電極15b、15d、15f、15h、15jと電気的に接続される。他方、外部端子20は、各圧電セラミック層の上辺にまで延びて形成された電極、すなわち電極15a、15c、15e、15g、15i、15h、15jと電気的に接続される。

第35図の接続状態において、外部端子19にたとえばプラス電位が与えられ、外部端子20にたとえばマイナス電位が与えられると、圧電セラミック層14a~14iにおいては厚み方向に伸

びが生じ、圧電セラミック層14f~14iにおいては厚み方向に縮みを生じる。なお、圧電セラミック層14eにおいては、その両側に位置する電極15c、15fは同電位であるので、駆動電圧の印加によって伸びたり縮んだりすることはない。したがって、この圧電セラミック層14eは分極処理時における脆性破壊を生じない程度に薄くしてもよい。

第36図は、第25図のものに代えて用いられる電極の形成パターンを示す。第36図に示す電極の形成パターンは、前述の第31図に示した電極6e以外の電極の形成パターンと同一である。第36図ではすべての電極を図示していないが、全体として10個の電極が必要な場合には、電極15a、15bの繰返しが3回用いられ、それに続いて、電極15m、15nの繰返しが2回用いられる。

第36図に示した圧電セラミック層14a~14nおよび電極15a~15nをもって構成した焼結体16が、第37図に示されている。第37

図では、分極処理を終えて、外部端子が形成された状態となっている。外部端子は、焼結体16の外側面11および12(第4図)のそれぞれに、横に並んで2個ずつ外部端子19a、19bおよび20a、20bとして形成される。この外部端子19a、19b、20a、20bの形成状態は、前述の第13図に示す外部端子10a、10b、11a、11bの形成状態と同様であるが、第13図の場合のようにリード線12、13は必要としない。

第37図に示す焼結体16をもって構成した圧電変位素子は、片持ちとしても両持ちとしても使用することができる。片持ちとして使用する場合、外部端子19a、20bの粗が外部端子19b、20aの粗のいずれか一方のみを用いるだけで十分である。したがって、第37図の例において、外部端子19a、20bの粗が外部端子19b、20aの粗のいずれか一方を省略してもよい。

第38図および第39図は、前述した積層数が偶数の場合の実施例における第6図および第8図

と第28図および第29図との関係と同様に、第35図に示した電気的接続状態で分極処理を行ない、第33図で示した電気的接続状態で駆動電圧を印加する場合を説明するための図である。

第38図を、第35図と対比すれば明らかのように、第35図における外部端子19、20が接続される箇所に、分極用電極17、18が接続されている。すなわち、第35図で外部端子19、20として用いたものを、分極用電極17、18として用いたことになる。分極用電極17にたとえばプラス電位を与え、分極用電極18にたとえばマイナス電位を与えると、第38図に矢印で示すような方向に各圧電セラミック層14a〜14d、14f〜14iが分極される。なお、中央の圧電セラミック層14eは、その両側に位置する電極15e、15fが同電位となるため、分極されない。

次に、上述の分極用電極17、18が取り除かれ、外部端子19、20が形成されると、第39図に示すような電気的接続状態が達成される。こ

の状態では、外部端子19にたとえばプラス電位が与えられ、外部端子20にたとえばマイナス電位が与えられると、上側のグループを構成する圧電セラミック層14a〜14dはそれぞれ厚み方向に伸びを示し、下側のグループを構成する圧電セラミック層14f〜14iは厚み方向に縮みを示す。

なお、前述したように、中央の圧電セラミック層14eは、第38図に示すような電気的接続状態で分極処理を行なった場合には、分極されないことになる。このため、この圧電セラミック層14eの厚みはできるだけ薄くする方が好ましい。そして、圧電セラミック層14eを薄くできる程度は、分極時において印加される電圧より低い駆動電圧(一般的に、分極電圧の約1/6倍)にさえ耐えればよいので、かなり薄くすることができる。

このように、この発明によるいわゆる積層型の圧電変位素子によれば、いずれの実施例について、積層された形態となる圧電セラミック層は、各々2以上の圧電セラミック層を含む第1グルー

プと第2グループとに分けられ、これらグループの一方が伸びるときに他方が縮み、全体として屈曲振動を起こすことになる。なお、分極処理または駆動電圧印加条件によって、第1グループと第2グループとの間に屈曲振動に寄与しないかまたはほとんど寄与しない圧電セラミック層が存在する場合もあることを指摘しておく。

次に、従来のバイセルフ構造の圧電変位素子とこの発明によるいわゆる積層型の圧電変位素子との変位量を比較した実験結果を紹介しておく。

第40図は、従来のバイセルフ構造の圧電変位素子を示したものである。ここに示す圧電変位素子は、並列型バイセルフであり、2枚の圧電セラミック板21、22を備え、それぞれの分極方向は矢印で示すように揃えられている。外側電極23、24は短絡されて一方の外部端子とされ、中央電極25に他方の外部端子が接続される。

上述のような従来のバイセルフ構造の圧電変位素子と、この発明の実施例である第14図で示した電気的接続状態による圧電変位素子とを用いて、

変位量と比較した。変位量の測定は、第41図に示すように、試料2片を固定部27によって片持した状態で測定した。そして、両者の比較を容易にするため、両試料について、第41図における長さ $l = 2.5$ 、 0.00 および厚み $t = 2.00 \text{ mm}$ というように規格化し、その結果を、第42図に示した。なお、従来のバイモルフ構造の圧電変位素子では、厚み $t = 2.00 \text{ mm}$ を実際に得るのは困難であるため、並列型バイモルフ構造の圧電変位素子の変位量を表わす

$$\delta = 4 d_{31} V (l / t)^2$$

を用いて、 $l = 2.5$ 、 0.00 、 $t = 2.00 \text{ mm}$ の形状に換算した。なお、上の式において、 δ は変位量、 d_{31} は長さ方向の変位に関する圧電定数、 V は印加電圧を示している。

第42図において、直線X、Yはこの発明の実施例を示し、直線Zは従来の圧電変位素子を示している。特に、直線Xは第2図に示した電極パターンをもって構成した圧電変位素子の場合であり、直線Yは第22図に示した電極パターンをもって

構成した圧電変位素子の場合である。第42図から明らかなように、同一の印加電圧では、この発明の圧電変位素子は、いずれも、従来の圧電変位素子に比べて、約3倍ないし4倍の変位量を示している。

なお、この発明の圧電変位素子のような積層型の圧電変位素子の変位量は、次の式で表現できる。

$$\delta = 2 n d_{31} V (l / t)^2$$

ここに、 n は積層数を示している。前述した実験では、積層数 n が3であるので、理論的には、並列型バイモルフ構造の圧電変位素子の変位量を表わす前述の式と比べれば、この発明の実施例では、従来のものに比べて、4倍の変位量が得られることになる。しかしながら、第42図に示す実験結果では、4倍に達していない。これは、第8図に示す中央の2個の圧電セラミック層5d、5eがほとんど伸縮に寄与しないことのため、特に直線Xを有した試料では、各圧電セラミック層5a、5bの全幅にわたって電極6a～6iが形成されず、圧電セラミック層を効率良く伸縮に寄与させ得な

いこと等が原因と考えられる。この意味で、圧電セラミック層5a～5hの全幅にわたって電極6a～6iが形成された試料は、直線Yに見られるように、直線Xに比べてさらに大きな変位量が得られている。

次に、この発明の分極方法について説明する。この分極方法は、すべての圧電セラミック層を伸縮に寄与させることを可能にする。なお、前述した第23図および第29図を参照して説明した実施例、ならびに第30図を参照して説明した上記実施例の変形例においても、すべての圧電セラミック層5a～5hを伸縮に寄与させることができる。しかしながら、これらの実施例では、十分な分極処理を施すことができない圧電セラミック層を残したり、これを解決するために施した分極用電圧の上昇という措置が今度は圧電セラミック層の絶縁破壊を招いたり、さらには、特定の圧電セラミック層の厚みを薄くしなければならないという面倒な処置が必要となったりする。しかしながら、この発明の分極方法によれば、これらの問題

点も一挙に解決することができる。

再び第40図の従来の並列型バイモルフ構造の圧電変位素子に注目すれば、各圧電セラミック板21、22は、既に述べたように、分極方向が揃えられている。そして、このように分極方向が揃えられているため、所望のごとく、屈曲振動を起すのである。また、たとえば第29図に注目すれば、中央部において互いに隣り合って位置する2個の圧電セラミック層5d、5eにおいても、同様に、揃えられた分極方向を見い出すことができる。

これらのことから推察すれば、積層型の圧電変位素子では、その中央部において互いに隣り合って位置する2個の圧電セラミック層に対して、揃った方向の分極を与えればよいことがわかる。この発明の分極方法では、このような分極方向の実現を、無理なく行なうことができる。

第43図は、この発明の分極方法の一実施例を実施している段階の電気的接続状態を示している。第43図の例では、電極が9個あり、それぞれの

電極間に介在する圧電セラミック層が3個ある。より詳細に説明すると、電極42a～42iが上から順に互いに対向しながら厚み方向に重ね合わされて配置されている。そして、各電極間には、それぞれ、圧電セラミック層43a～43hが介在している。

このような態様において、各電極42a～42iに対して、3種類の電位が与えられて、圧電セラミック層43a～43hの分極処理が行なわれる。すなわち、上から第1番目、第3番目、第5番目、第7番目および第9番目の電極42a、42c、42e、42g、42iには、たとえばVの電位が与えられる。また、上から第2番目および第4番目の電極42b、42dには、2Vの電位が与えられる。そして、上から第6番目および第8番目の電極42f、42hには、0の電位が与えられる。したがって、各圧電セラミック層43a～43hには、等しく、Vの電圧が印加されることになる。そして、各圧電セラミック層43a～43hは、それぞれ、第43図に矢印で示す

方向に分極される。ここで、注目すべきことは、第5番目の電極42eの両側に位置する各圧電セラミック層43d、43eの分極方向が揃えられていることである。他の部分においては、電極を介して隣り合う各圧電セラミック層は、互いに逆向きに分極されている。

第44図は、第43図に示すような電気的接続状態を可能にする電極の形成パターンを示すものである。第43図に示した各電極42a～42iは、それぞれ、圧電セラミック層43a～43h上に形成されている。各電極42a～42iの形成パターンの特徴は、第22図ないし第24図、および第25図ないし第27図に示す例と同様に、できるだけ圧電セラミック層に対する電極の面積を大きくして、圧電セラミック層をできるだけ効率よく伸縮に寄与せよとせようとするものである。

第44図に示した9個の圧電セラミック層43a～43hが、この図に示した上下の順序で、積層され、焼成されたとき、第45図に示すような焼結体44が得られる。第45図において、図示

することができぬ電極については、その参照符号を付しておく。なお、電極42iについては、圧電セラミック層43hの裏面に形成されていることを付記しておく。

第46図には、第45図に示した焼結体44に対して、第43図に示すような電気的接続状態を達成するために、分極用電極が形成された状態が示されている。すなわち、焼結体44には、第44図に示す外側面A2、A1に相当する箇所に、それぞれ、分極のために用いられる接続用電極45、分極用電極46、47が形成される。これら接続用電極45、分極用電極46、47としては、たとえば銀の焼付電極が用いられる。

このように接続用電極45、分極用電極46、47が形成されたとき、接続用電極45には、第44図の各圧電セラミック層43a～43hの右辺にまで延びて形成された電極、すなわち電極42a、42c、42e、42g、42iが接続され、分極用電極46には、第44図の各圧電セラミック層43a～43hの左側半辺にまで延びて

形成された電極、すなわち電極42b、42dが接続され、さらに、分極用電極47には、第44図の各圧電セラミック層43a～43hの左側半辺にまで延びて形成された電極、すなわち電極42f、42hが接続される。したがって、接続用電極45は、第43図におけるVの電位を与える電極となり、分極用電極46は、2Vの電位を与える電極となり、分極用電極47は、0の電位を与える電極となる。

第47図は、第46図に示した焼結体44を用いて分極処理を実際に行なう場合の好ましい方法を説明するための図である。分極のための電位V、2V、0をそれぞれ電極42a、46、47に与えるための端子48、49、50が、分極用電極を与えるための電源装置（図示せず）に設けられている。特に端子48a、48bは、互いに対向して配置され、それぞれ適当なばね部を有して構成されるのが好ましい。焼結体44に対して分極処理を行なう場合、矢印51で示す方向に単に焼結体44を挿入するだけでよい。これに応じて、

端子41aが電極42aに接触し、端子49、50がそれぞれ分極用電極46、47に弾性的に接触し、所望の電気的接続が達成される。そして、分極処理を終えた際には、脱粘体44をそのまま引き抜けばよく、順次、能率的に、次の分極処理を実施することができる。

上述のように分極処理を終えたものは、圧電変位素子として実用に供される。第48図および第49図は、そのような圧電変位素子に駆動電圧を印加して、伸縮を生じさせている状態を示している。

第48図および第49図から明らかなように、分極処理する際に用いられた電極42a、46、47は、駆動電圧を印加する際にも、そのまま残されている。そして、分極用電極46、47は互いにリード線52によって接続され、一方の外部端子53へと導かれる。また、電極42aには、他方の外部端子54が接続され、接続用電極45を介してその他の電極42c、42e、42g、42iと電気接続される。なお、第49図に示す

ように、圧電変位素子は、実際に使用される場合、たとえば、固定部55に一方端が片持ちされた状態とされる。したがって、圧電変位素子の他方端は、自由端とされ、1対の外部端子53、54間に適当な駆動電圧が印加されたとき、圧電変位素子は屈曲振動を起こし、その自由端は第49図において上下方向に変位する。

第48図を参照しながら各圧電セラミック層43a～43hの伸縮の状態を説明する。たとえば、外部端子53にプラス電位が与えられ、外部端子54にマイナス電位が与えられた時点では、上半分の圧電セラミック層43a～43dにおいては、それぞれの厚み方向に伸びが生じ、他方、下半分の圧電セラミック層43e～43hにおいては、それぞれの厚み方向に縮みが生じる。そして、外部端子53、54に与えられる電位が逆になれば、上述した伸びおよび縮みの関係は逆になる。このようにして、圧電変位素子自身は屈曲振動することになる。

第48図において、8個の圧電セラミック層4

3a～43hは、すべて、伸縮に寄与していることに注目すべきである。

第50図および第51図は、前述した実施例と電極の数は同様であるが、分極用電極の接続状態が変更された例を示している。

第50図において、9個の電極56a～56iのそれぞれの間に8個の圧電セラミック層57a～57hが介在している。これらの電極56a～56iのうち、第2番目、第4番目、第6番目および第8番目の電極56b、56d、56f、56hには、 V の電位が与えられる。また、第1番目、第3番目および第5番目の電極56a、56c、56eには、 $2V$ の電位が与えられる。そして、第7番目および第9番目の電極56g、56iには、0の電位が与えられる。このようにして分極処理が行なわれると、矢印で示す方向に、各圧電セラミック層57a～57hがそれぞれ分極される。ここで、第5番目の電極56fの両側に位置する各圧電セラミック層57e、57fの圧電方向が揃えられていることに注目すべきである。

上述のように分極処理された後、第51図に示すように、駆動電圧が印加される。この場合、分極処理において V の電位が与えられていた各電極にたとえばプラス電位が与えられ、かつ、分極処理において $2V$ および0の電位が与えられていた各電極にたとえばマイナス電位が与えられたとすると、上側の5個の圧電セラミック層57a～57eにおいては縮みが生じ、残りの4個の圧電セラミック層57f～57hにおいては伸びを生じる。したがって、全体としては、屈曲モードの変位が生じることになる。

第50図および第51図に示した例では、伸びる挙動を示す圧電セラミック層の数と縮み挙動を示す圧電セラミック層の数とが異なるので、対称的な屈曲振動が得られないけれども、圧電セラミック層57a～57hのすべてが伸縮に寄与していることは、前述の実施例と同様である。

今まで述べてきた分極方法に関する実施例は、電極の数が奇数であり、介在する圧電セラミック層の数が偶数の場合であったが、電極の数が偶数

であり、圧電セラミック層の数が奇数の場合にも、この発明の分極方法を適用することができる。これについて、第52図および第53図を参照して説明する。ここでは、電極の数が10であり、それぞれ電極間に存在する圧電セラミック層の数が9である。

第52図において、1から順に、10個の電極58a～58jが、互いに対向しながら厚み方向に重ね合わされて配置され、各電極間には、9個の圧電セラミック層59a～59iがそれぞれ存在している。ここで、上から第1番目、第3番目、第5番目、第7番目、第9番目の電極58a、58c、58e、58g、58iにVの電位が与えられ、第2番目および第4番目の電極58b、58dに2Vの電位が与えられ、第6番目、第8番目および第10番目の電極58f、58h、58jに0の電位が与えられて、分極処理が行なわれる。この分極処理の結果として得られた各圧電セラミック層59a～59iの分極の方向は、それぞれ矢印で示されている。第5番目の電極58e

の両側に位置する各圧電セラミック層59d、59eの分極の方向が揃えられていることに注目すべきである。

次に駆動電圧を印加する場合、第53図に示すように、分極処理に際してはVの電位が与えられた各電極58a、58c、58e、58g、58iと、分極処理に際しては2Vまたは0の電位が与えられた各電極58b、58d、58f、58h、58jとの間に駆動電圧が印加される。このとき、前者の各電極にマイナス電位が与えられ、後者の各電極にプラス電位が与えられたとすれば、第53図に示すように、上側の4個の圧電セラミック層59a～59dにおいては厚み方向に伸びが生じ、残りの電極59e～59iにおいては厚み方向に縮みが生じる。

第52図および第53図に示した例においても、第50図および第51図に示した例と同様に、伸びを示す圧電セラミック層の数と縮みを示す圧電セラミック層の数とが異なっている。そのため、駆動電圧が印加されたとき、非対称の屈曲振動を

生じることになるが、このことは、重大な欠陥を何らもたらすものではない。それにも増して、すべての圧電セラミック層59a～59iが伸縮に寄与していることに注目すべきである。

なお、この発明の分極方法が適用される圧電素子は、図示されたような数の電極および圧電セラミック層を備えるものには限らない。この発明の分極方法が適用される圧電素子としては、電極の数が3以上であればよい。そして、これら電極のうち、第 $(x-1-2y)$ 番目の電極には第1の電位が与えられ、第 $(x+2y)$ 番目の電極には第2の電位が与えられ、第 $(x+1+2y)$ 番目の電極には第3の電位が与えられることになる。ここで、電位の高低は、高い方から順に、第1の電位、第2の電位、第3の電位である。xは定数であり $2 \leq x < n$ の整数である。なお、xは、分極処理された結果、分極方向が揃う隣り合う2個の圧電セラミック層の間に位置する電極の順番を表わす定数である。また、 $y=0, 1, 2, 3, \dots$ である。

上で述べた内容を、前述した各実施例との関連で説明すると次のとおりである。

まず、第43図の実施例について説明する。ここでは、電極の数nが9であり、電極42a～42iに対して上から順に順位をつけるとすれば、xは電極42eの順位に相当する5になる。なお、図示された各実施例では、第1の電位は2Vであり、第2の電位はVであり、第3の電位は0であるということになる。まず、第1の電位2Vが与えられるのは、第 $(x-1-2y)$ 番目の電極ということになり、xが5であるから、第 $(4-2y)$ 番目の電極ということになる。ここで、yに対して、0, 1, 2, …を代入すると、第4番目、第2番目、第0番目、第 (-2) 番目、…の電極が対応することになる。なお、電極の順番を表わす数字が0もしくは負となるときは、その電極は存在しないことを示すので、結局は、第4番目および第2番目の電極ということになり、第43図に示した電極42d、42bと対応している。次に、第2の電位Vが与えられる電極は、第 $(x+2y)$

2y)番目の電極ということになる。ここで、xをxとし、yを0, 1, 2, ...と変化させると、...、第(x-1)番目、第1番目、第3番目、第5番目、第7番目、第9番目、第11番目、...が対応することになる。ここで、各電極の順序を表わり数字が0もしくは負であるかまたはnを越えるときは、その電極は存在しないことを示している。結局は、第1番目、第3番目、第5番目、第7番目、第9番目の電極ということになり、第43図の電極42a, 42c, 42e, 42g, 42iに対応することになる。さらに、第3の電位0が与えられる電極は、第(x+1+2y)番目の電極ということになり、ここで、xをxとし、yを0, 1, 2, ...と変化させると、第6番目、第8番目、第10番目、...の電極ということになる。但し、電極の順序を表わり数字がnを越えるときは、その電極は存在しないことを示すので、結局は、第6番目および第8番目の電極に第3の電位0が与えられることになる。このことは、第43図の電極42f, 42hと対応し

ている。

第50図に示す例では、xが6である。したがって、yを0, 1, 2, ...と変化させるとき、第(6-1-2y)番目の電極に第1の電位2vが与えられることになり、第(6+2y)番目の電極に第2の電位vが与えられ、第(6+1+2y)番目の電極に第3の電位0が与えられることになる。これらのことは、第50図に示した各電極56a~56iの接続態様と対応している。

第52図に示す例では、nが10であり、xは5である。この例では、第1の電位2vは第(5-1-2y)番目の電極に与えられ、第2の電位vは第(5+2y)番目の電極に与えられ、第3の電位0は第(5+1+2y)番目の電極に与えられることになる。ここで、yに0, 1, 2, ...を代入すれば、第52図に示した各電極の順位が得られることが理解できる。

なお、以上述べた説明では、第1の電位、第2の電位および第3の電位は、互いに等しい差をもって異ならされた電位であったが、必ずしも等し

い差をもつ3種類の電位でなくともよい。また、2v, v, 0というように3種類の電位がすべてプラス側と差をもたされたが、マイナス側で差をもちように設定されても、プラス側およびマイナス側の双方にまたがって3種類の電位が設定されてもよい。

また、この発明の分極方法は、3種類の電位を用いて同時に所望の分極処理を行なえるという効果を生ずるものであるが、2種類の電位すなわち1つの電位差をもって分極処理を2段階に分けて行なっても、結果として、同じ態様に分極処理された圧電変位素子を得ることができる。たとえば、第43図を参照して、このことを説明すると、まず、分極用電極45, 46間にvの電位差を与えて、圧電セラミック層43a~43dのみを分極処理した後、この電位差を取り除き、次に、分極用電極45, 47間にvの電位差を与えて分極処理すれば、残りの圧電セラミック層43e~43hの分極が行なわれる。

第54図および第55図は、この発明の圧電変

位素子を構成する最低条件を満たす実施例を示している。ここに、第54図は分極処理時における電気的接続状態を示し、第55図は駆動電圧印加時における電気的接続状態を示している。

この発明の圧電変位素子は、第54図および第55図に示すように、厚み方向に重ね合わされた4個の電極30a~30d、および各電極間に介在する3個の圧電セラミック層31a~31cを最低の構成数とする。この実施例においても、第54図に示すように、この発明の分極方法を適用するのが好ましい。すなわち、1から第1番目および第3番目の電極30a, 30cに、vの電位が与えられ、第2番目の電極30bに、2vの電位が与えられ、第4番目の電極30dに、0の電位が与えられる。これによって、各圧電セラミック層30a~30cは、矢印で示す方向に分極処理される。すなわち、第1の圧電セラミック層31aと第2の圧電セラミック層31bとは、互いに逆向きに厚み方向に分極され、第2の圧電セラミック層31bと第3の圧電セラミック層31c

とは、同じ方向に厚み方向に分極されている。

上述のように分極処理された後、第55図に示すように、駆動電圧が印加される。この場合、たとえば、第1番目および第3番目の電極30a, 30cにプラス電位が与えられ、第2番目および第4番目の電極30b, 30dにマイナス電位が与えられる時点を想定すれば、上側の2個の圧電セラミック層31a, 31bにおいては縮みが生じ、残りの圧電セラミック層31cにおいては伸びが生じる。したがって、全体として、屈曲モードの変位が生じることになる。

なお、第54図および第56図を参照して説明した実施例は、この発明の圧電変位素子を構成する最低の条件を満たす実施例であって、この発明の分極方法が適用される圧電変位素子の最低の条件を示すものではないことを指摘しておく。すなわち、この発明の分極方法では、既に述べたように、電極の数が3であることが最低の条件であり、したがって圧電セラミック層の数は最低2個であるということができる。

1図は電極の形成パターンを示し、第12図は外部端子10, 11が形成された焼結体7を示す。

第13図はこの発明の圧電変位素子の第4の実施例であって、第12図の外部端子の形成態様を変更したものを示している。

第14図はこの発明の圧電変位素子の第5の実施例で用いられる電極の形成パターンを示す。

第15図ないし第17図はこの発明の圧電変位素子の第6の実施例を説明するための図であって、第15図は電極の形成パターンを示し、第16図は分極用電極8, 9が形成された焼結体7を示し、第17図は外部端子10, 11が形成された焼結体7を示す。

第18図および第19図はこの発明の圧電変位素子の第7の実施例を説明するための図であって、第18図はこの実施例で用いられる電極の形成パターンを示し、第19図は外部端子10a, 10b, 11a, 11bが形成された焼結体7を示す。

第20図および第21図は、それぞれ、この発明の圧電変位素子の第8および第9の実施例で用

4. 図面の簡単な説明

第1図はこの発明の一実施例の圧電変位素子1の外観の概略を示す斜視図である。

第2図ないし第8図はこの発明の圧電変位素子の第1の実施例を説明するためのもので、第2図は各圧電セラミック層上における電極の形成パターンを示し、第3図は焼結体を示し、第4図は焼結体の外側面を特定する記号を示し、第5図は分極用電極8, 9が形成された状態を示し、第6図は第5図の状態における電氣的接続状態を示し、第7図は外部端子10, 11が形成された状態を示し、第8図は第7図の状態における電氣的接続状態を示す。

第9図は第8図の中央の圧電セラミック層5d, 5eにおける伸縮の態様を説明する図である。

第10図はこの発明の圧電変位素子の第2の実施例で用いられる電極の形成パターンを示す図である。

第11図および第12図はこの発明の圧電変位素子の第3の実施例を説明する図であって、第1

いられる電極の形成パターンを示す。

第22図ないし第24図はこの発明の圧電変位素子の第10の実施例を説明するための図であって、第22図はこの実施例で用いられる電極の形成パターンを示し、第23図は分極用電極8, 9が形成された焼結体7を示し、第24図は外部端子10, 11が形成された焼結体7を示す。

第25図ないし第27図はこの発明の圧電変位素子の第11の実施例を説明するための図であって、第25図はこの実施例で用いられる電極の形成パターンを示し、第26図は分極用電極8, 9が形成された焼結体7を示し、第27図は外部端子10, 11が形成された焼結体7を示す。

第28図および第29図はこの発明の圧電変位素子の第12の実施例を説明するための図であって、第28図は分極処理時における電氣的接続状態を示し、第29図は駆動電圧印加時における電氣的接続状態を示す。

第30図はこの発明の圧電変位素子の第13の実施例であって、第28図における圧電セラミッ

ク図5d, 5eの厚みが薄くされた場合の分極処理時の電気的接続状態を示す。

第31図ないし第35図はこの発明の圧電変位素子の第14の実施例を説明するための図であって、第31図はこの実施例で用いられる電極の形成パターンを示し、第32図は分極用電極17, 18が形成された焼結体16を示し、第33図は第32図の状態における電気的接続状態を示し、第34図は外部端子19, 20が形成された焼結体16を示し、第35図は第34図の状態における電気的接続状態を示す。

第36図および第37図はこの発明の圧電変位素子の第15の実施例を説明するための図であって、第36図はこの実施例で用いられる電極の形成パターンを示し、第37図は外部端子19a, 19b, 20a, 20bが形成された焼結体16を示す。

第38図および第39図はこの発明の圧電変位素子の第16の実施例を説明するための図であって、第38図は分極処理時の電気的接続状態を示

し、第39図は駆動電圧印加時の電気的接続状態を示す。

第40図は従来の並列型バイモルフ構造の圧電変位素子を示す。

第41図は従来の圧電変位素子との比較の上で、この発明の圧電変位素子の変位量を測定する状態を示す。

第42図はこの発明の圧電変位素子(X, Y)と従来のバイモルフ構造の圧電変位素子(Z)とを比較する変位量と印加電圧との関係を示すグラフである。

第43図ないし第49図はこの発明の分極方法の一実施例を説明するための図であって、第43図は分極時における電気的接続状態を示し、第44図は第43図に示す電気的接続を可能にする電極の形成パターンの一例を示し、第45図は第44図に示した電極パターンをもって構成した焼結体44を示し、第46図は焼結体44に分極のために用いられる接続用電極45および分極用電極46, 47が形成された状態を示し、第47図は

分極工程の好ましい実施例を示し、第48図は駆動電圧を印加する際の電気的接続状態を示し、第49図は第48図の電気的接続を達成している圧電素子の外観図である。

第50図および第51図はこの発明の分極方法の他の実施例を説明するための図であって、第50図は分極処理時の電気的接続状態を示し、第51図は駆動電圧印加時の電気的接続状態を示す。

第52図および第53図はこの発明の分極方法のさらに他の実施例を説明するための図であって、第52図は分極処理時の電気的接続状態を示し、第53図は駆動電圧印加時の電気的接続状態を示す。

第54図および第55図はこの発明の圧電変位素子の第17の実施例を説明するための図であって、第54図は分極処理時の電気的接続状態を示し、第55図は駆動電圧印加時の電気的接続状態を示す。

図において、1は圧電変位素子、3は外部端子、5a~5b, 14a~14i, 31a~31c,

43a~43h, 57a~57h, 59a~59iは圧電セラミック層、6a~6i, 15a~15j, 30a~30d, 42a~42i, 56a~56i, 58a~58jは電極、7, 16, 44は焼結体、10, 10a, 10b, 11, 11a, 11b, 19, 20, 53, 54は外部端子、8, 9, 17, 18, 46, 47は分極用電極である。

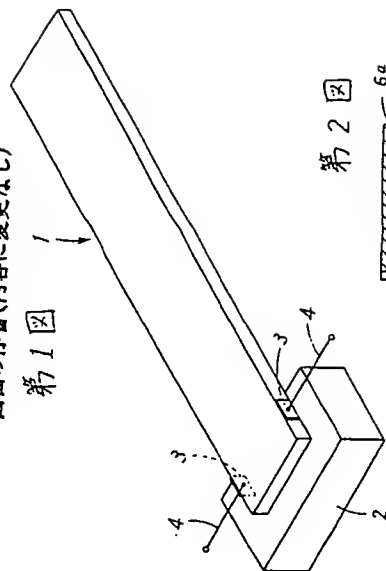
特許出願人 株式会社村田製作所

代理人 弁護士 深 見 久 郎

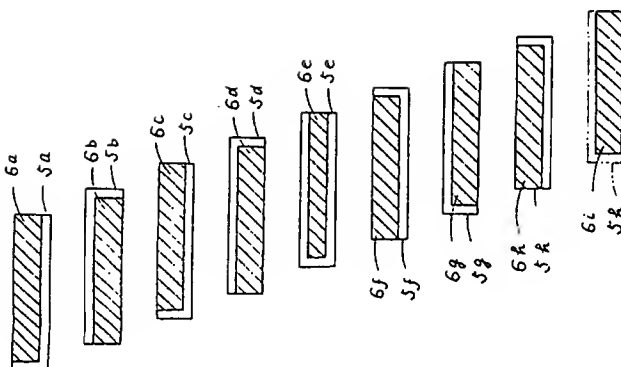
(ほか2名)

図面の浄書(内容に変更なし)

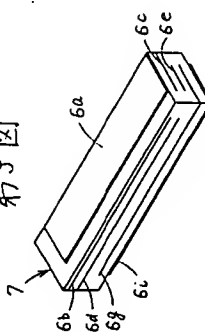
第1図



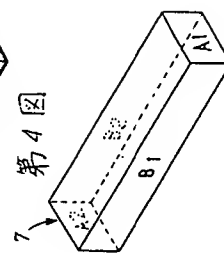
第2図



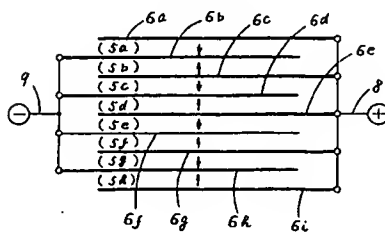
第3図



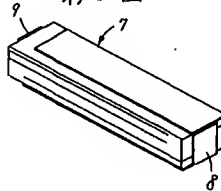
第4図



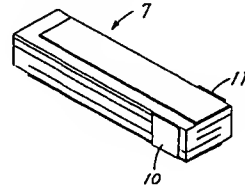
第6図



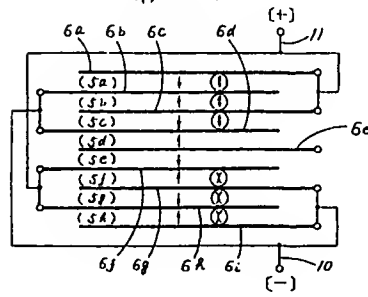
第5図



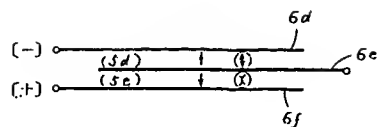
第7図



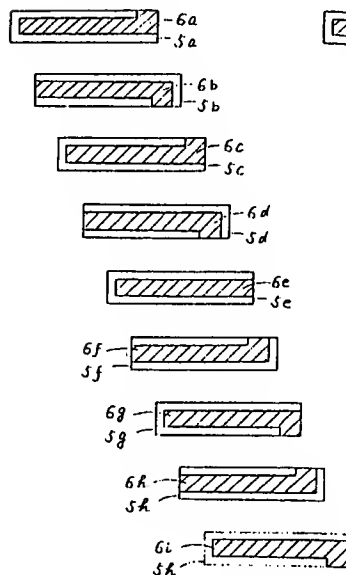
第8図



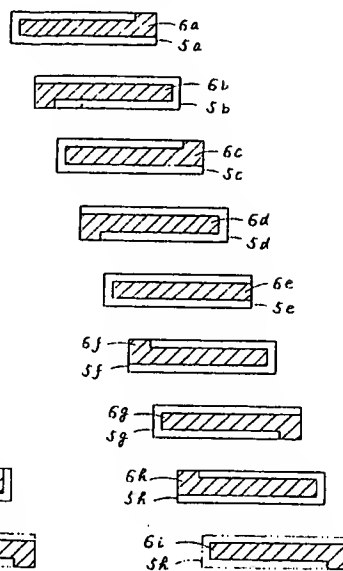
第 9 図



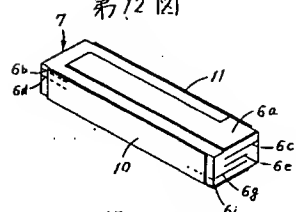
第 10 図



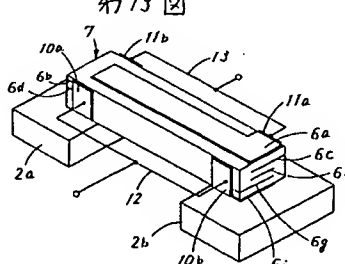
第 11 図



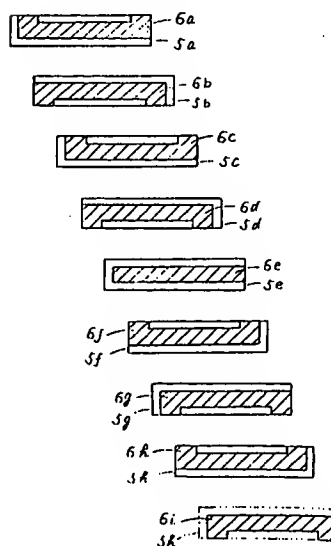
第 12 図



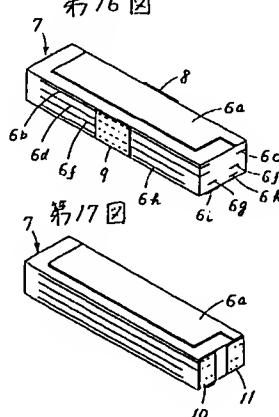
第 13 図



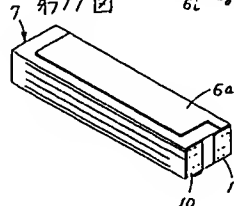
第 14 図

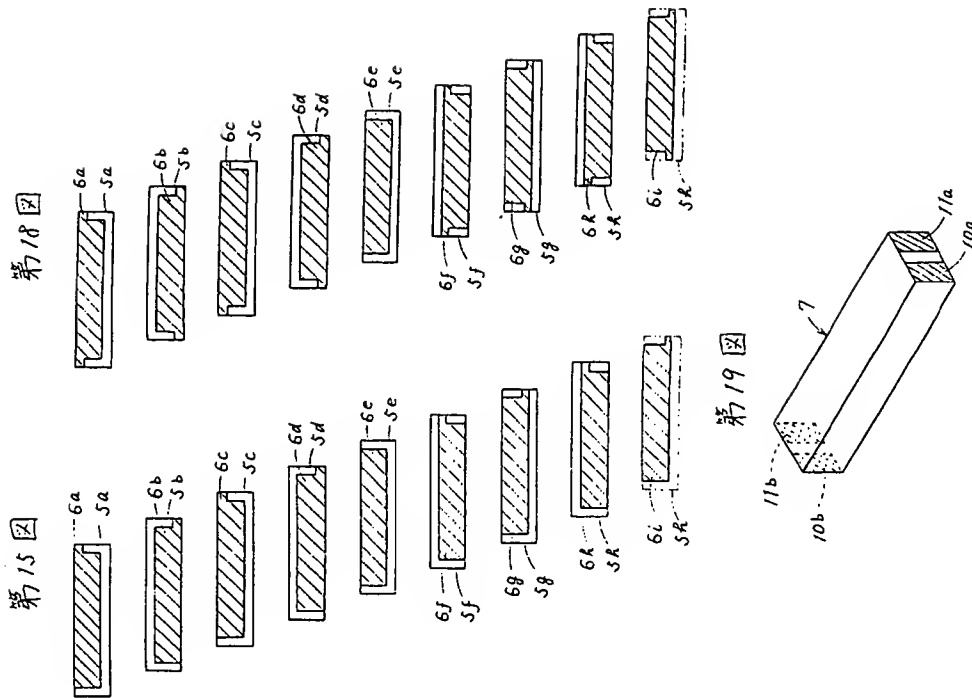


第 16 図



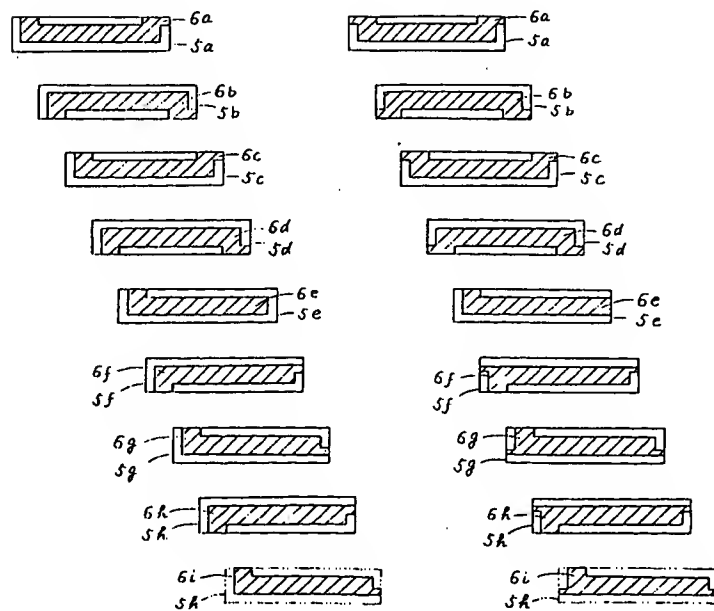
第 17 図



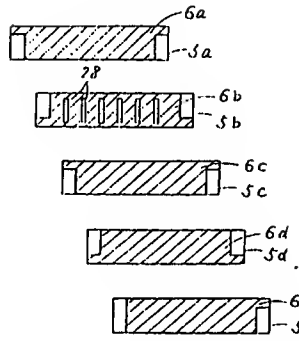


第 20 図

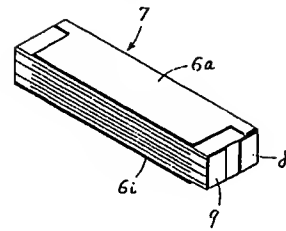
第 21 図



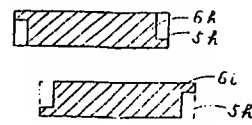
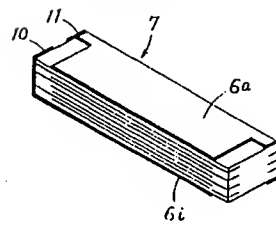
第 22 図



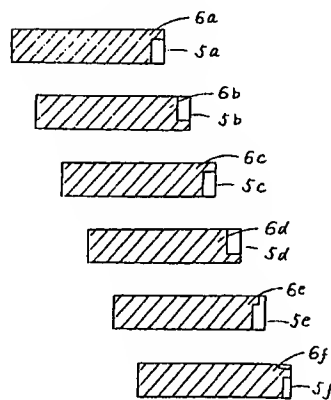
第 23 図



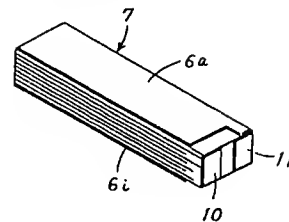
第 24 図



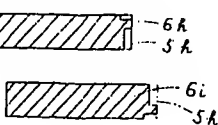
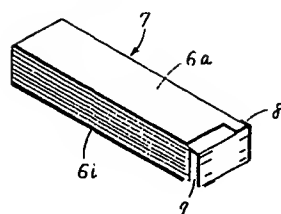
第 25 図

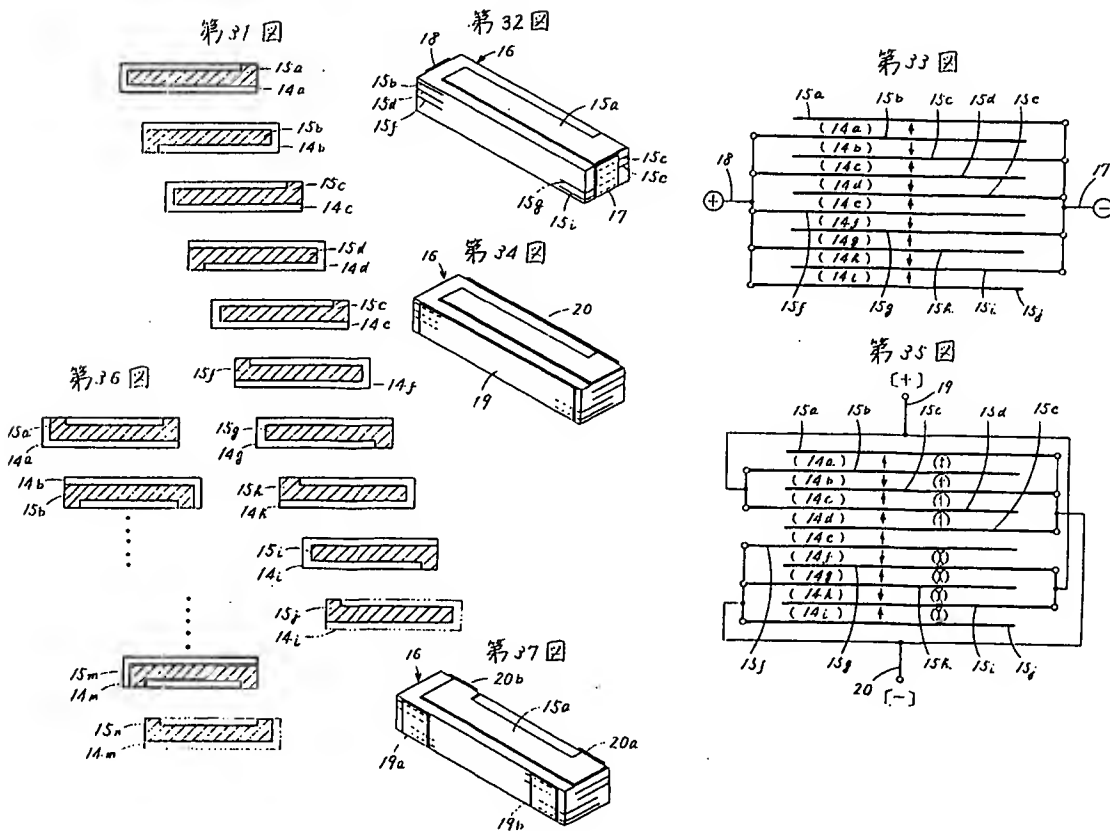
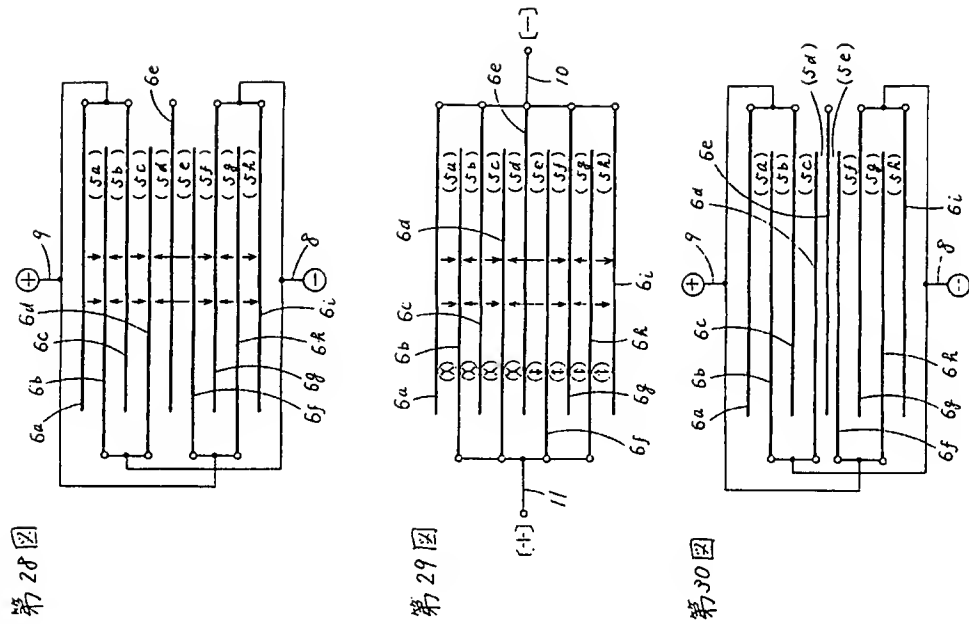


第 27 図

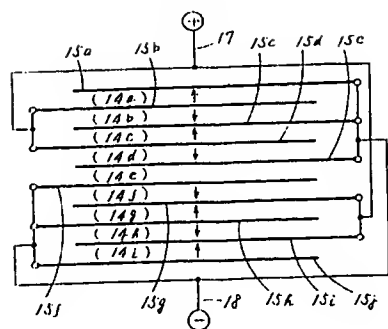


第 26 図

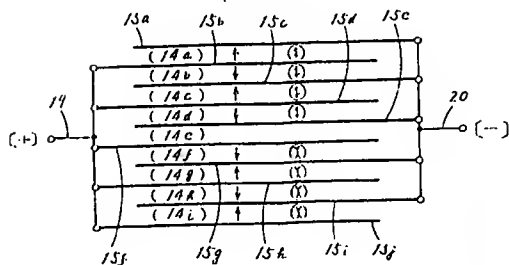




第38図



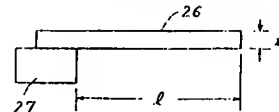
第39図



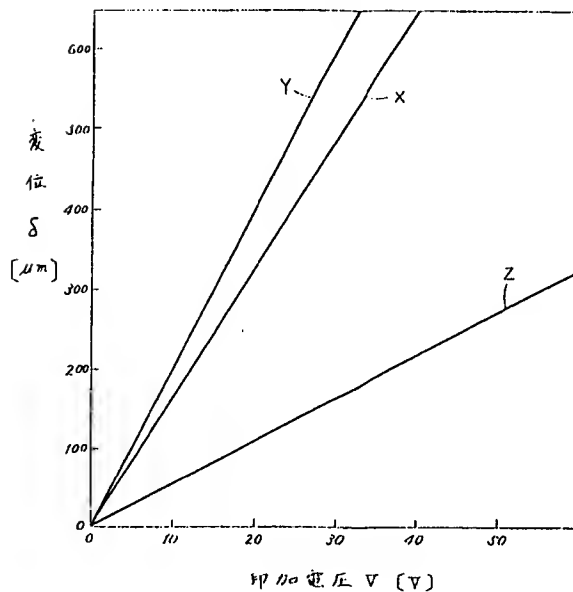
第40図



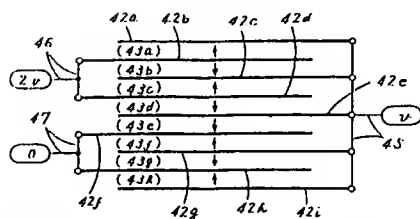
第41図



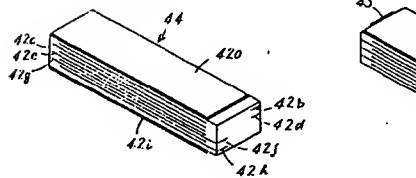
第42図



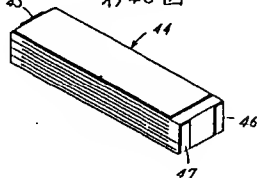
第43図



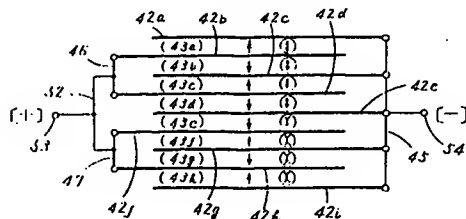
第45図



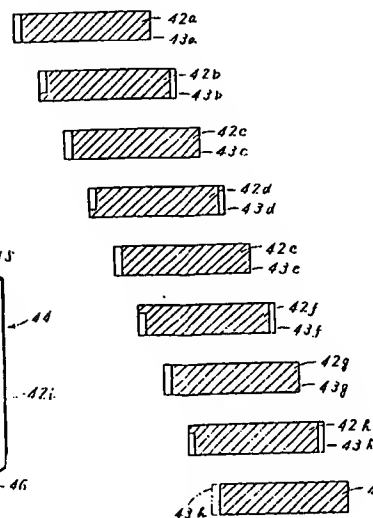
第46図



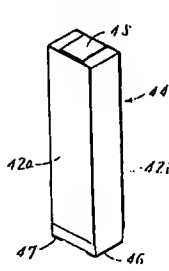
第48図



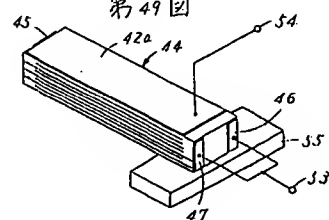
第44図



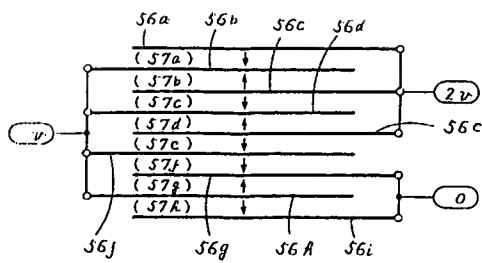
第47図



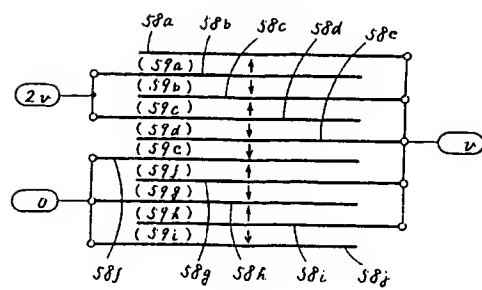
第49図



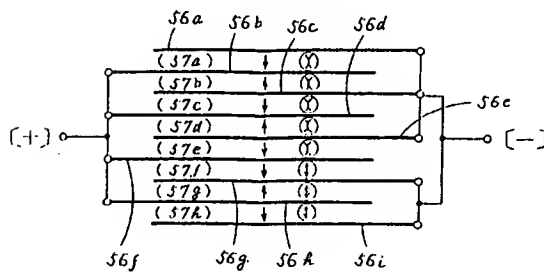
第 50 図



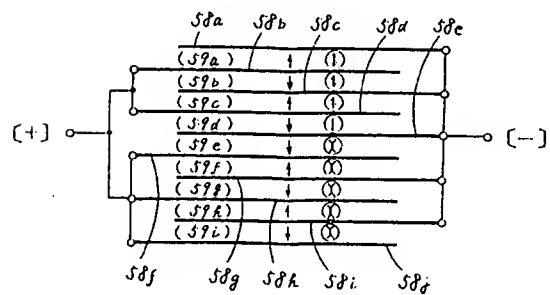
第 52 図



第 51 図



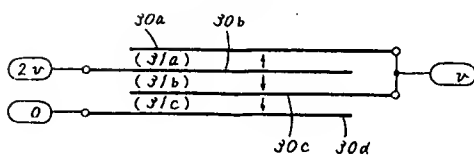
第 53 図



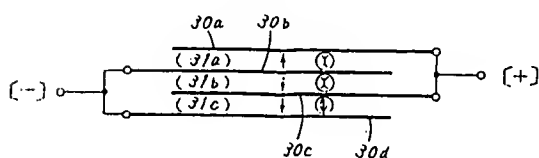
手 続 補 正 簡 (方式)

昭和 58 年 11 月 22 日

第 54 図



第 55 図



特許庁長官殿

1、事件の表示

昭和 58 年特許願第 175869 号

2、発明の名称

圧電変位素子およびその分極方法

3、補正をする者

事件との関係 特許出願人

住所 京都府長岡京市天神二丁目 26 番 10 号

名称 (623) 株式会社村田製作所

代表者 村 田 昭

4、代理人

住所 大阪市北区入船 2 丁目 3 番 9 号 八千代第一ビル

電話 大阪 (06) 351-6239 (代)

氏名 弁理士 (6474) 深 見 久 郎

5、補正命令の日付

自発補正

昭和59年10月8日

6. 補正の対象

図面

7. 補正の内容

最盛で貼いた図面を別紙のとおり添付する。

なお、内容についての補正はありません。

以上

特許庁長官殿

1. 事件の表示

昭和58年特許願第 175869 号

2. 発明の名称

圧電変位素子およびその分極方法

3. 補正をする者

事件との関係 特許出願人

住所 京都府長岡京市天神二丁目26番10号

名称 (623) 株式会社村田製作所

代表者 村 田 昭

4. 代 理 人

住 所 大阪市北区天神場2丁目3番9号 八千代第一ビル

電話 大阪(06)351-6239 (代)

氏 名 弁理士(6474) 森 見 久 郎

5. 補正命令の日付

自発補正

方式
審査

特許

59.10

6. 補正の対象

図面の第32図

7. 補正の内容

図面の第32図を別紙のとおり。

以上

第32図

